**МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ОРГАНИЗАЦИИ САМОСТОЯТЕЛЬНОЙ (ВНЕАУДИТОРНОЙ) РАБОТЕ СТУДЕНТОВ**

СОДЕРЖАНИЕ

[МЕТОДИЧЕСКИЕ УКАЗАНИЯ ПО ВЫПОЛНЕНИЮ КОНТРОЛЬНОЙ (ДОМАШНЕЙ) РАБОТЫ 4](#_Toc422555906)

[ВАРИАНТЫ КОНТРОЛЬНОЙ РАБОТЫ 7](#_Toc422555907)

[ВОПРОСЫ ДЛЯ САМОКОНТРОЛЯ 12](#_Toc422555908)

[ЗАДАЧИ ДЛЯ САМОСТОЯТЕЛЬНОГО РЕШЕНИЯ 15](#_Toc422555909)

# МЕТОДИЧЕСКИЕ УКАЗАНИЯ ПО ВЫПОЛНЕНИЮ КОНТРОЛЬНОЙ (ДОМАШНЕЙ) РАБОТЫ

***Пример выполнения задания № 1.***

Синтез схемы комбинационного устройства: Y(x2,х1,х0) = ∑0,2,4,6. Составим таблицу истинности. Из задания следует, что функция равна единице на наборах 0, *2,* 4, 6*,* на всех остальных ноль.

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| № | Х2 | Х1 | Х0 | У |
| 0 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 2 | 0 | 1 | 0 | 1 |
| 3 | 0 | 1 | 1 | 0 |
| 4 | 1 | 0 | 0 | 1 |
| 5 | 1 | 0 | 1 | 0 |
| 6 | 1 | 1 | 0 | 1 |
| 7 | 1 | 1 | 1 | 0 |

Запишем СДНФ.

Правило записи: на наборах, где функция равна единице, берем конъюнкцию переменных, причем те, которые равны нулю, инвертируем, затем конъюнкции объединяем операцией логического сложения (дизъюнкцией).

Усднф = X2·X1·X0 + X2·X1 ·X0 + X2·X1·X0 + Х2·Х1·Х0

Строим схему в базисе И, ИЛИ, НЕ – рис. 1.

Выполним проверку работы схемы на наборе №5 = 1012. У = 0, что соответ­ствует таблице истинности.

Запишем СКНФ.

Правило записи: на наборах, где функция равна нулю, берем дизъюнкцию переменных, причем те, которые равны единице, инвертируем, затем над дизъ­юнкциями выполняем операцию логического умножения (конъюнкцию).

Ускнф = (Х2+Х1+ХО) · (Х2+Х1+Х0) · (Х2+Х1+ХО) · (Х2+Х1+ХО)

Строим схему в базисе И, ИЛИ, НЕ – рис. 2.

Выполним проверку работы схемы на наборе № 6 = 1102. У = 1, что соответ­ствует таблице истинности.

Материал для выполнения задания изложен в [1], [2], [4].

У

0

0

1

0

0

0

0

1

1

0

1

0

0

Х2Х1Х0

0

Х2Х1Х0

0

Х2Х1Х0

0

Х2Х1Х0

0

Х2

1

Х1

0

Х0

1

1

1

1

&

&

&

&

1

Х2 Х2 Х1 Х1 Х0 Х0

Рис. 1. Схема в базисе И, ИЛИ, НЕ по СДНФ

Рис. 2. Схема в базисе И, ИЛИ, НЕ по СКНФ

Х2+Х1+Х0

1

Х2+Х1+Х0

1

Х2+Х1+Х0

1

Х2+Х1+Х0

1

У

1

1

1

1

1

0

1

0

1

1

0

0

1

0

Х2

1

Х1

1

Х0

0

1

1

1

1

1

1

1

&

Х2 Х2 Х1 Х1 Х0 Х0

***Пример выполнения задания №2****.*

Асинхронный RS-триггер с прямыми входами находится в состоянии  
Q=0. В каком состоянии будет находиться триггер, если на входы подать S=l,  
R=0?

На входах элемента Э2 действуют сигналы: S=l и с выхода Q поступает 0. Тогда на выходе элемента установится Q=0, так как 0+1=0 , этот сигнал поступает на вход элемента Э1, на второй вход которого поступает R=0. тогда Q=1, так как 0+0=1. Таким образом при воздействии сигналов S=l, R=O триггер устанавливается в состояние Q=1, Q=0. Материал для выполнения этого задания изложен в [4] с.252-264, [2] с. 167-175, [4] с. 89-104.

Q=0 1

Q=1 0

R=0

1. 0
2. 1

S=1

1

1

**Э1**

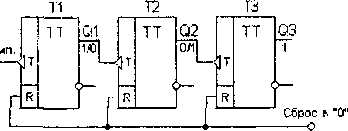
**Э2**

***Пример выполнения задания №3 вариантов 3,4.6,7****.*

В счетчике (рис. 3) записано чис­ло 1012=510. Подадим на вход следующий счет-ный импульс. По его срезу триггер Т1 установится в состояние Q1=0. Пе­репад 1/0 с выхода триггера

**Вх.**

**имп**



Т1 Т2 Т3

Рис. 3. Схема счетчика

Т1 поступает на вход Т2 и переключает его в состояние Q2=1. Перепад 0/1 по­ступает на вход триггера ТЗ, который остаётся в прежнем состоянии Q3=1, т.к. этотперепад не является переключающим. В счетчике записано число 11O2 = 610.

Материал для выполнения этого задания указанных вариантов изложен в[4] с. 266-276, [2] с. 205-218, [5] с. 108-112. Материал для выполнения осталь­ных заданий достаточно полно и доступно наложен в [1], [2], [4]. При выборе мик­росхем пользуйтесь литературой [6], [10].

# ВАРИАНТЫ КОНТРОЛЬНОЙ РАБОТЫ

***Вариант I.***

1. Синтезировать схему комбинационного цифрового устройства *Y(x3,х2,х1)=*Σ0,1,4,7. Разработать таблицу истинности по заданной функции. Записать СДНФ, СКНФ. Построить схемы в базисе И, ИЛИ, НЕ по СДНФ, поСКНФ. Проверить работу схемы на соответствие таблице истинности.

2. Синхронный двухступенчатый JK-триггер. Привести схему,  
условное графическое изображение, переключательную таблицу, временные диаграммы напряжений на входах J, K, С, на выходах Q1, Q2. Пояснить работу схемы, если исходное состояние триггера Qt=l, на входы поданы сигналы J=0, K=l. Почему JK - триггер называют универсальным? По справочнику найдите  
микросхему JK —триггера 555 серии, приведите её условное изображение.

3. Назначение регистров. Параллельный регистр. Привести схему четырехразрядного регистра. Объясните, как записать в регистр число 10112, как  
получить на выходе двоичное число в прямом коде, в обратном? Какую  
микросхему серии 555 можно применить? Приведите её условное изображение.

***Вариант 2.***

1. Синтезировать схему комбинационного цифрового устройства *Y(x3,х2,х1)=*Σ1,2,5,6. Разработать таблицу истинности по заданной функции. Записать СДНФ, СКНФ. Построить схемы в базисе И, ИЛИ, НЕ по СДНФ, по СКИФ. Проверить работу схемы на соответствие таблице истинности.

2.Двухступенчатый Д-триггер. Привести схему, условное графическое изображение, переключательную таблицу, временные диаграммы напряжений на входах Д, С и выходах Q1, Q2?. Пояснить работу схемы, если исходное состояние триггера Qt=l, на входе Д=0. Как изменить схему Д-триггера, чтобы он работал как счетный Т-триггер? По справочнику выберите мик­росхему Д-триггера 555 серии, приведите её условное изображение.

3.Назначение регистров. Последовательный регистр. Привести схему че­тырехразрядного регистра. Объясните, как записать в регистр число 11012, как выдать число. Приведите временные диаграммы напряжений. Какую микросхему серии 555 можно применить? Приведите ее условное изображение.

***Вариант 3.***

1. Синтезировать схему комбинационного цифрового устройства *Y(x3,х2,х1)=*Σ1,4,7. Разработать таблицу истинности по заданной функции. Записать СДНФ, СКНФ. Построить схемы в базисе И, ИЛИ, НЕ по СДНФ, по СКНФ. Проверить работу схемы на соответствие таблице истинности.

2. Двухступенчатый Т-триггер. Привести схему, условное графическое изображение, пе­реключательную таблицу, временные диаграммы напряжений на входе Т, на выходах Q1, Q2. Пояснить работу схемы, если исходное состояние триг­гера Qt=0. Почему состояние триггера изменяется на инверсное после воз­действия каждого счетного импульса? Можно ли построить одноступенча­тый Т-триггер на основе одноступенчатого RSC-триггера, если Q соеди­нить со входом R, a Q - со входом S?

З. Автоколебательный мультивибртор на ИМС логических элементов. Объясните физические процессы в схеме. Приведите временные диаграммы на­пряжений, основные соотношения для расчета мультивибратора

***Вариант 4.***

1. Синтезировать схему комбинационного цифрового устройства *Y(x3,х2,х1)=*Σ2,3,4,5. Разработать таблицу истинности по заданной функции. Записать СДНФ, СКНФ. Построить схемы в базисе И, ИЛИ, НЕ по СДНФ, по СКНФ. Проверить работу схемы на соответствие таблице истинности.

1. Двухступенчатый синхронный RS-триггер. Привести схему, условное графическое изображение, переключательную таблицу, временные диаграммы напряже­ний на входах R,S,C, на выходах Q1, Q2. Пояснить работу схемы, если ис­ходное состояние триггера Qt=0, на входы поданы сигналы S=l, R=0. В чем отличие работы двухступенчатого синхронного RS-триггера от одноступенчатого?
2. Асинхронный суммирующий двоичный счетчик. Привести схему четырехразрядного счётчика на Т-триггерах. В счётчике записано двоичное число 10112=1110. Подайте на вход счетчика импульс, объясните работу схемы. Какое теперь число записано в счётчике? Приведите временные диаграммы напряжений, переключательную таблицу. Из справочника выберите соот­ветствующую микросхему, приведите её условное изображение.

***Вариант 5.***

1. Синтезировать схему комбинационного цифрового устройства *Y(x3,х2,х1)=*Σ0,2,6,7. Разработать таблицу истинности по заданной функции. Записать СДНФ, СКНФ. Построить схемы в базисе И, ИЛИ, НЕ по СДНФ, по СКНФ. Проверить работу схемы на соответствие таблице истинности.

2.Синхронный одноступенчатый RS-триггер. Привести схему, условное графическое изображение, переключательную таблицу, временные диаграммы напряже­ний на входах R,S,C, на выходах Q, Q. Пояснить работу схемы, если исходное состояние триггера Qt=l, на входы поданы сигналы S=0, R=1 при С=0, при С=1.

3. Счётчик с принудительным обнулением. Привести схему счётчика с коэффициентом счёта К=5. Объясните принципы действия схемы. Приведите временные диаграммы напряжений, переключательную таблицу. Какую микросхему можно использовать для построении счётчика? Приведите условное изображение.

***Вариант 6.***

1. Синтезировать схему комбинационного цифрового устройства *Y(x3,х2,х1)=*Σ0,1,6,7. Разработать таблицу истинности по заданной функции. Записать СДНФ, СКНФ. Построить схемы в базисе И, ИЛИ, НЕ по СДНФ, по СКНФ. Проверить работу схемы на соответствие таблице истинности.

2. Асинхронный RS-триггер на логических элементах И-НЕ. Привести схему, условное изображение, переключательную таблицу, временные диаграммы напряжений на входах R,S, на выходах Q, Q. Пояснить работу схемы, если исходное состояние триггера Qt=l, на входы поданы сигналы S=l, R=0. Какие комбинации входных сигналов являются запрещёнными? Почему? По справочнику выберите микросхему 555 серии, на которой можно построить RS-триггер.

3. Синхронный суммирующий двоичный счётчик. Приведите схему четырёхразрядного счётчика на JK-триггерах. Объясните принципы построения схемы. В счётчике записано двоичное число 10012=910, подайте на вход счёт­чика счётный импульс, объясните работу схемы. Какое теперь число записано в счётчике? Приведите временные диаграммы напряжений, переключательную таблицу. Из справочника выберите соответствующую микро­схему, приведите её условное изображение.

***Вариант 7.***

1. Синтезировать схему комбинационного цифрового устройства *Y(x3,х2,х1)=*Σ1,4,6. Разработать таблицу истинности по заданной функции. Записать СДНФ, СКНФ. Построить схемы в базисе И, ИЛИ, НЕ по СДНФ, по СКНФ. Проверить работу схемы на соответствие таблице истинности.

2. Асинхронный RS-триггер на логических элементах ИЛИ-НЕ. Привести схему, условное изображение, переключательную таблицу, временные диа­граммы напряжений на входах R, S, на выходах Q, Q. Пояснить работу схемы, если исходное состояние триггера Q=1, на входы поданы сигналы S=0, R=l. Какие комбинации входных сигналов являются запрещёнными? Почему? По справочнику выберите микросхему 555 серии, ни которой можно построить RS-триггер. Привести её условное изображение.

3. Асинхронный вычитающий двоичный счетчик. Приведите схему четырёхразрядного счётчика на Т-триггерах. Объясните принцип работы схемы. В счётчике записано двоичное число 10102=1010, подайте на вход счётчика счётный импульс, объясните работу схемы. Какое теперь число записано в счётчике? Приведите временные диаграммы напряжений, пере­ключательную таблицу. Из справочника выберите соответствующую микросхему, приведите её условное изображение.

***Вариант 8.***

1. Синтезировать схему комбинационного цифрового устройства *Y(x3,х2,х1)=*Σ1,3,5. Разработать таблицу истинности по заданной функции. Записать СДНФ, СКНФ. Построить схемы в базисе И, ИЛИ, НЕ по СДНФ, по СКНФ. Проверить работу схемы на соответствие таблице истинности.

2. Двухступенчатый Д-триггер. Привести схему, условное изображение, пе­реключательную таблицу, временные диаграммы напряжений на входах Д, С, на выходах Q1, Q2. Пояснить работу схемы, если исходное состояние триггера Q=0, на входе Д=1. Как изменить схему Д-триггера, чтобы он ра­ботал как счётный Т-триггер? По справочнику выберите микросхему Д-триггера 555 серии, приведите её условное изображение.

3. Мультиплексор. Привести схему мультиплексора, условное изображение, переключательную таблицу. Пояснить назначение и принцип действия. Ка­кой вход мультиплексора подключён к выходу по адресу А=1, А=О, A=1. По справочнику выберите микросхему мультиплексора, приведите её условное изображение.

***Вариант 9.***

1, Синтезировать схему комбинационного цифрового устройства *Y(x3,х2,х1)=*Σ2,4,7. Разработать таблицу истинности по заданной функции. Записать СДНФ, СКНФ. Построить схемы в базисе И, ИЛИ, НЕ по СДНФ, по СКНФ. Проверить работу схемы на соответствие таблице истинности.

2.Двухступенчатый Т-триггер. Привести схему, условное изображение, пере­ключательную таблицу, временные диаграммы напряжений на входе 'I', на выходах Q1, Q2. Пояснить работу схемы, если исходное состояние триггера Ql=l. Почему состояние триггера изменяется на инверсное после воздейст­вия каждого счетного импульса? Можно ли построить одноступенчатый Т-триггер на основе одноступенчатого RSC-триггера, если вход Q соединить со входом R, a Q - со входом S?

3. Демультиплексор. Привести схему демультиплексора 1 х 8, условное изображе­ние, переключательную таблицу. Пояснить назначение и принцип действия. Какой выход демультиплексора подключён к информационному входу по адресу А2=1, А1=1, А0=0? По справочнику выберите микросхему демультип­лексора, приведите её условное изображение.

***Вариант 10.***

1. Синтезировать схему комбинационного цифрового устройства *Y(x3,х2,х1)=*Σ0,3,5,7. Разработать таблицу истинности по заданной функции. Записать СДНФ, СКНФ. Построить схемы в базисе И, ИЛИ, НЕ по СДНФ, по СКНФ. Проверить работу схемы на соответствие таблице истинности.

2.Двухступенчатый синхронный RS-триггер. Привести схему, условное изображение, переключательную таблицу, временные диаграммы напряжений на входах R,S,C, на выходах Q1 Q2. Пояснить работу схемы, если и­сходное состояние триггера Qt=l, на входы поданы сигналы S=0, R=l. В чём отличие работы двухступенчатого синхронного RS-триггера, от одноступенчатого?

3.Одноразрядный сумматор на три входа (полный сумматор). Привести определение полного сумматора, таблицу истинности, СДНФ, схему, ус­ловное изображение. По справочнику выберите микросхему сумматора, приведите её условное изображение.

# ВОПРОСЫ ДЛЯ САМОКОНТРОЛЯ

**Вопросы**

1. Цифровые сигналы: структура, формы представления способы передачи. Цифровые устройства.
2. Системы счисления. Двоичная система счисления. Перевод чисел из десятичной системы счисления в двоичную и обратно.
3. Основные логические функции: конъюнкция, дизъюнкция, неравнозначность, равнозначность, штрих Шеффера, стрелка Пирса, отрицание.
4. Основные логические элементы. ИМС логических элементов
5. Основные соотношения алгебры логики (законы и тождества)
6. Способы представления логических функций
7. Триггеры. Назначение, классификация, параметры. ИМС триггеров
8. Асинхронный RS-триггер с прямыми входами (на элементах ИЛИ-НЕ): схема, доказательство работы, переключательная таблица, временные диаграммы, УГО
9. Асинхронный RS-триггер с инверсными входами (на элементах И-НЕ): схема, доказательство работы, переключательная таблица, временные диаграммы, УГО
10. Одноступенчатый синхронный RS-триггер: схема, функционирование, переключательная таблица, временные диаграммы, УГО
11. Двухступенчатый синхронный RS-триггер: схема, функционирование, переключательная таблица, временные диаграммы, УГО
12. Триггер со счетным запуском (Т-триггер): схема, функционирование, переключательная таблица, временные диаграммы, УГО
13. Триггер задержки (Д-триггер): схема, функционирование, переключательная таблица, временные диаграммы, УГО
14. Универсальный JK-триггер: схема, функционирование, переключательная таблица, временные диаграммы, УГО
15. Построение других типов триггеров на JK-триггере. ИМС триггеров
16. Определение комбинационного ЦУ. Этапы синтеза КЦУ
17. Формы аналитической записи логических функций. СДНФ, СКНФ. Цифровая форма записи
18. Минимизация логических функций алгебраическим методом
19. Минимизация логических функций методом Вейча—Карно
20. Выбор элементной базы. Приведение логических выражений в однотипные базисы
21. Определение последовательностного ЦУ. Структура ПЦУ. Этапы синтеза ПЦУ
22. Дешифраторы: определение, синтез трёхвходового дешифратора, УГО, ИМС дешифраторов
23. Многоступенчатые дешифраторы. Синтезировать 5-входовый дешифратор (в первой ступени использовать один 2-х входовый и один 3-х входовый дешифраторы)
24. Шифраторы: определение, синтез, УГО, ИМС шифраторов
25. Преобразователи кодов: определение, методы построения, УГО, ИМС преобразователей кодов
26. Преобразователи кодов для цифровой индикации
27. Одноразрядные двоичные сумматоры: определение. Полусумматор: назначение, синтез, УГО, ИМС
28. Полный одноразрядный сумматор: назначение, синтез, УГО, ИМС
29. Многоразрядный сумматор параллельного действия с последовательным переносом
30. Многоразрядный сумматор параллельного действия с параллельным переносом (с БУП)
31. Многоразрядный сумматор последовательного действия
32. Мультиплексор: определение, синтез мультиплексора 4х1, УГО, ИМС
33. Демультиплексор: определение, синтез демультиплексора 1х4, УГО, ИМС
34. Особенности синтеза многоступенчатых мультиплексоров (мультиплексорное дерево). Синтезировать 2-х ступенчатый мультиплексор 8х1 на мультиплексорах 4x1
35. Особенности синтеза многоступенчатых демультиплексоров (демультиплексорное дерево). Синтезировать 2-х ступенчатый демультиплексор 1х16 на демультиплексорах 1х4
36. Цифровой компаратор: определение, синтез одноразрядного компаратора, УГО, ИМС
37. Счётчики: определение, назначение, классификация, параметры, УГО, ИМС
38. Асинхронные суммирующие двоичные счетчики: схема, функционирование, временные диаграммы, УГО, ИМС
39. Асинхронные вычитающие двоичные счетчики: схема, функционирование, временные диаграммы, УГО, ИМС
40. Асинхронные реверсивные двоичные счетчики: схема, функционирование, временные диаграммы, УГО, ИМС
41. Синхронные суммирующие двоичные счетчики: схема, функционирование, временные диаграммы, УГО, ИМС
42. Синхронные вычитающие двоичные счетчики: схема, функционирование, временные диаграммы, УГО, ИМС
43. Синхронные реверсивные двоичные счетчики: схема, функционирование, временные диаграммы, УГО, ИМС
44. Недвоичные счетчики. Десятичные счетчики
45. Синтез недвоичных счетчиков с принудительным обнулением
46. Регистры: назначение, классификация, параметры, УГО. Параллельный регистр (памяти): схема, функционирование
47. Регистр сдвига: схема, функционирование, временные диаграммы. ИМС регистров.
48. Параллельно - последовательный регистр: схема, функционирование
49. Запоминающие устройства: назначение, иерархическая классификация, основные параметры
50. Полупроводниковые ЗУ: классификация, элементы памяти, построение
51. ИМС ОЗУ: назначение, классификация, структура (однокоординатные, двухкоординатные, одноразрядные, словарные), УГО
52. Программируемые интегральные схемы: ПЛМ, ПМЛ, ПЛИС
53. Автоколебательный мультивибратор на ИМС логических элементов: схема, функционирование, временные диаграммы
54. Автоколебательный мультивибратор на ИМС ОУ: схема, функционирование, временные диаграммы
55. Ждущий мультивибратор на ИМС логических элементов: схема, функционирование, временные диаграммы
56. Ждущий мультивибратор на ИМС ОУ: схема, функционирование, временные диаграммы

# ЗАДАЧИ ДЛЯ САМОСТОЯТЕЛЬНОГО РЕШЕНИЯ

1. Переведите десятичное число (3910, 20010) в двоичную систему счисления
2. Переведите двоичное число (1011101112; 11011102) в десятичную систему.
3. Синтезируйте схему комбинационного устройства, реализующего логическую функцию (f = Σ0,1,3,4,5,6,7,8,9,(10-15)\*) в одном из однотипных базисов (И-НЕ, ИЛИ-НЕ). Укажите на схеме значения логических сигналов при подаче на вход определенной комбинации (десятого набора).
4. Определите логическую функцию, которую выполняет представленная схема. Определите логический уровень на ее выходе при подаче заданной комбинации на входы

1

1

1

=

&

Х1

Х2

Х3

Х4

Х5

У

1. Синтезируйте трёхвходовый линейный дешифратор на элементах И-НЕ.
2. Синтезируйте двухступенчатый четырёхвходовый дешифратор. В первой ступени используйте 1 одновходовый и 1 трёхвходовый дешифраторы. Рассмотрите работу схемы, если на вход подан определенный код (1001). Приведите УГО полученного дешифратора.
3. Синтезируйте мультиплексор 4x1 на элементах «штрих Шеффера». Рассмотрите работу мультиплексора, если на адресные входы подан определенный код (1001). Приведите УГО мультиплексора.
4. Синтезируйте двухступенчатый мультиплексор 8x1 на мультиплексорах 4x1.Укажите сигналы на адресных входах для подключения информационного входа D4 к выходу схемы
5. В асинхронном четырёхразрядном суммирующем (вычитающем) счётчике предварительно был записан код 1101. Какой двоичный код будет зафиксирован на его выходах после поступления на вход 3 импульсов. Приведите схему счётчика и временную диаграмму его работы.
6. В последовательный четырехразрядный регистр со сдвигом вправо (со сдвигом влево) предварительно было записано число 1011 . Какой двоичный код будет зафиксирован на выходах триггеров регистра после подачи 2 импульсов сдвига на вход синхронизации С и «О» на информационный вход D? Приведите схему регистра и временную диаграмму его работы.
7. Синтезируйте недвоичный счётчик с Ксч = 5 на элементах И-НЕ и JK-триггерах. Приведите граф функционирования счётчика.

**ПЕРЕЧЕНЬ ЛАБОРАТОРНЫХ PAБОТ**

*Лабораторная работа № 1* «Исследование работы триггеров».

*Лабораторная работа № 2*  «Исследование работы счетчика

импульсов».

*Лабораторная работа № 3* «Исследование работы шифратора, дешифратора».